

Исследования логического состояния интегральных микросхем методами атомной силовой микроскопии

А. М. Тагаченков

*Институт нанотехнологий микроэлектроники РАН,
Россия, 119991, Москва, Ленинский просп., д. 32 А.
E-mail: alexmitag@yandex.ru*

Статья поступила 14.12.2009, подписана в печать 13.03.2010

Проведены исследования по определению и анализу логического состояния ячеек памяти микроконтроллера без удаления пассивирующих покрытий с использованием методов атомно-силовой микроскопии. Выбрана эффективная оптимальная методика регистрации электрического потенциала на поверхности интегральных микросхем.

Ключевые слова: атомно-силовая микроскопия, исследование интегральных микросхем.

УДК: 620.18, 621.385.833, 621.3.049.77. PACS: 07.79.Lh, 42.82.Cr, 85.40.-e.

Введение

Цель настоящей работы — выявление возможностей современных средств неразрушающей диагностики кристаллов микросхем и отработка методики восстановления утерянной информации. Для локального анализа распределения электрического потенциала на металлических, диэлектрических и полупроводниковых наноструктурных слоях кристаллов сверхбольших интегральных схем (СБИС) практический интерес представляет применение электростатической силовой микроскопии (ЭСМ) и метода зонда Кельвина (МЗК), являющихся разновидностью метода атомной силовой микроскопии (АСМ) [1–3].

С использованием этих методов были проведены исследования по регистрации и идентификации логического состояния ячеек памяти интегральных микросхем (ИМС) на примере однокристалльного микроконтроллера фирмы MicroChip Technology: Pic16F84A [4] без удаления пассивирующих покрытий с сохранением работоспособности изделий. Также была выбрана эффективная оптимальная методика регистрации электрического потенциала на поверхности ИМС.

1. Методика

Для контроля электрического потенциала на поверхности кристаллов СБИС использовался аппаратно-программный комплекс на базе АСМ. Этот исследовательский комплекс содержит измерительный блок на основе атомно-силового микроскопа Solver P47H (НТ-МДТ, Зеленоград) и блок регистрации логических сигналов, подаваемых на исследуемое устройство, состоящий из генератора и анализатора логических сигналов (Лаборатория автоматизированных систем, Москва).

Для настройки необходимых режимов измерения аппаратно-программного комплекса, а также для исследования пространственного, временного разрешения и определения чувствительности измерений поверхностного электрического потенциала в модах ЭСМ и МЗК были разработаны, изготовлены и применены тестовые структуры: Si/SiO₂/Ti, Si/Ti, Si/Al/SiO₂. Установлено, в частности, что чувствительность измерений

была не хуже 100 мВ при атмосферных условиях, а локальность при работе в режиме МЗК составляла около 50 нм.

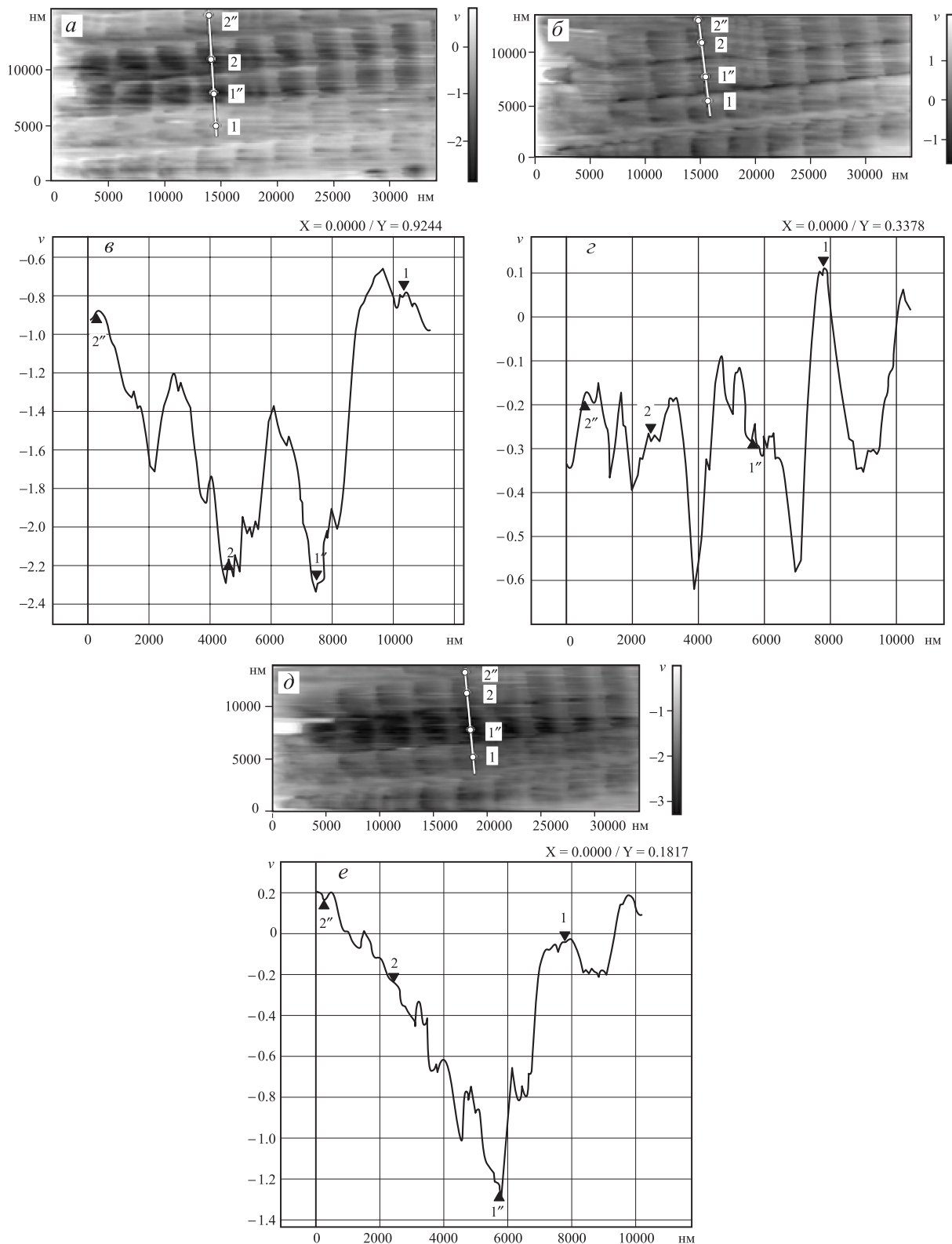
Исследуемая микросхема Pic16F84A представляет собой однокристалльный микроконтроллер, изготовленный по комплементарной металл-окисел-полупроводник (КМОП) технологии и содержащий три области памяти: электрически стираемую программируемую постоянную запоминающую (EEPROM) типа флеш памяти (FLASH), масочную память постоянного запоминающего устройства (ПЗУ) и память оперативного запоминающего устройства (ОЗУ). Для исследования логического состояния ячеек памяти кристалла наибольший интерес представляет программируемая память EEPROM типа FLASH.

Измерения электрического потенциала осуществлялись на поверхностном защитно-изолирующем покрытии Pic16F84A при трех схемах подключения ИМС:

- 1) при подключении ИМС к программатору и постоянном обращении к памяти кристалла;
- 2) при подключении ИМС к источнику питания +5 в, предварительно записав информацию в кристалл с помощью программатора;
- 3) при отключенном питании ИМС, предварительно записав информацию в кристалл с помощью программатора и заземлив выводы.

2. Эксперимент и обсуждение результатов

Прежде всего проведены исследования логического состояния ячеек памяти микросхемы Pic16F84A при первой схеме подключения ИМС, когда к области памяти кристалла идет постоянное обращение (на адресную шину подается отпирающее напряжение) и транзистор хранения подключается к разрядной шине. В результате того, что частота тактовых импульсов программатора не совпадает с частотой развертки АСМ кадра, на изображении потенциального контраста наблюдаются продольные помехи. На рисунке представлено АСМ изображение в режиме МЗК фрагмента поверхности кристалла при записи информации в шестнадцатеричном представлении чисел: «FF» (а), «0» (б), «55» (д) и соответствующие им диаграммы распределения электрического потенциала вдоль выделенных линий. Видно, что



АСМ изображения (режим МЗК) фрагмента поверхности кристалла при записи: «FF» (а), «0» (б), «55» (д) и соответствующие им диаграммы распределения электрического потенциала вдоль выделенных линий (в, з, е). Размер скана 10×10 мкм

разница потенциала между логическими состояниями «FF» и «0» составила примерно 2 В (рисунок, в, з). Из рисунка, е следует, что разность потенциалов между аналогичными уровнями составила около 1 В. Это можно объяснить близким расположением плавающего за-

твора транзистора хранения информации и наложением контрастов, обусловленных различным зарядовым состоянием в соседней ячейке памяти.

Исследования логического состояния ячейки памяти микроконтроллера при использовании второй схемы

подключения кристалла, показали, что при измерении электрического потенциала на периферии поля памяти и на функциональных областях, находящихся под потенциалом, могут наблюдаться помехи, обусловленные тем, что выводы ИМС, кроме питания и земли, находятся в неподключенном состоянии. Если питание отключено, то помехи исчезают. При измерении электрического потенциала внутри однородно записанного поля памяти может наблюдаться экранировка полезного сигнала из-за неоднородности поверхностного состояния диэлектрика и неподключенных выводов ИМС. В результате исследований было установлено, что без подачи питания диапазон изменения разницы потенциалов между противоположными логическими состояниями 0 и 1 значительно сужается (в 2 раза) по сравнению с измерениями с включенным источником питания. При этом нижняя граница разницы потенциалов выше на 0.15 В, что важно при идентификации логических состояний ИМС.

При изучении логического состояния ячеек памяти микроконтроллера при использовании третьей схемы подключения кристалла было выявлено, что процесс поляризации верхнего диэлектрика длительный и достигает 20–30 мин.

Из конструктивного анализа структуры ячеек памяти микроконтроллера было установлено, что плавающие затворы управляющих транзисторов находятся в непосредственной близости друг от друга, поэтому наибольший интерес представлял анализ электрического потенциала на поверхности верхнего слоя диэлектрика после записи в соседние ячейки информации противоположного логического состояния. Было показано, что время поляризации верхнего слоя диэлектрика увеличилось в 2 раза и составило 40–60 мин. Данные наблюдения позволяют считать, что в момент регистрации исследуемого состояния процессы рекомбинации и переноса носителей заряда в структуре кристалла не завершены.

Заключение

Разработаны эффективные инженерные решения и методики, обеспечивающие с высоким пространственным разрешением неразрушающий контроль функционирования ячеек памяти EEPROM типа FLASH с использованием средств атомно-силовой микроскопии.

Проведены исследования логического состояния ячеек памяти интегральных микросхем Pic16f84a без удаления пассивирующих покрытий с сохранением работоспособности изделий. Выбрана оптимальная методика регистрации электрического потенциала на поверхности ИМС.

Из трех различных схем подключения микросхемы наиболее эффективным оказался вариант с отключенным питанием ИМС, предварительной записью информации в кристалл с помощью программатора и заземлением выводов.

Полученные результаты показали возможность применения методик сканирующей силовой микроскопии для неразрушающей диагностики процессов и анализа логических сигналов в элементах электронных устройств. Использование подобных методик позволяет осуществлять не только неразрушающую диагностику электронных систем, но и определять наличие подповерхностных локализованных зарядов с высоким разрешением, а также осуществлять подповерхностную нанотомографию зарядовых состояний и электрических потенциалов

Список литературы

1. Binning G., Quate C.F., Gerber C. // Phys. Rev. Lett. 1986. **56**. P. 930.
2. Howland R., Benatar L.A. Practical Guide to Scanning Probe Microscopy. TM Thermo Microscopes, 2000.
3. Титков А.Н., Крыжановский А.К., Евтихийев В.П., Жигард П. // Мат-лы совещ. «Зондовая микроскопия – 2000». С. 12.
4. Юдин А. // Электронные компоненты. 2004. № 3. С. 30.

Studies of the logical state of integrated microcircuits by the methods of the atomic force microscopy

A. M. Tagachenkov

Institute of the Nanotechnologies of Microelectronics, Russian Academy of Sciences. Leninskii prosp. 32A, Moscow 119991, Russia. Moscow 119991, Russia.

E-mail: alexmitag@yandex.ru.

The determination and analysis of logical state on memory cells in non-destructed microcontroller have been studied, using the methods of atomic force microscopy. Effective optimal registration procedure of the electric potential on microchip surface was deduced.

Keywords: atomic force microscopy, study of integrated circuits.

PACS: 07.79.Lh, 42.82.Cr, 85.40.-e.

Received 14 December 2009.

English version: *Moscow University Physics Bulletin* 3(2010).

Сведения об авторе

1. Тагаченков Александр Михайлович — начальник Первого отдела Института нанотехнологий микроэлектроники РАН; e-mail: alexmitag@yandex.ru.