

Моделирование опасности одиночных сбоев от космических частиц для памяти с коррекцией ошибок

М. В. Подзолко

Научно-исследовательский институт ядерной физики имени Д. В. Скобельцына (НИИЯФ МГУ).

Россия, 119991, Москва, Ленинские горы, д. 1, стр. 2.

E-mail: spacerad@mail.ru

Статья поступила 23.06.2017, подписана в печать 04.09.2017.

В настоящей работе моделируется опасность одиночных сбоев от космических частиц для компьютерной памяти с коррекцией ошибок на борту космических аппаратов. Дано краткое описание существующих механизмов обнаружения и коррекции ошибок в памяти. Приведены формулы для расчета вероятности возникновения более одной, двух и т. д. ошибок хотя бы в одном блоке памяти. Рассчитаны значения вероятности «неисправляемых» сбоев для некоторых микросхем для конкретных условий полета КА.

Ключевые слова: одиночные сбои, микросхемы памяти, коррекция ошибок, тяжелые заряженные частицы, протоны, солнечная вспышка, радиационные пояса Земли.

УДК: 523.4, 523.62, 629.78, 519.724, 004.052. PACS: 94.20.wq, 94.30.Xy, 02.50.Cw.

Введение

При эксплуатации на космических аппаратах (КА) микросхемы памяти подвергаются опасности одиночных сбоев (SEU, single event upsets), т. е. изменения состояния 1 бита памяти, вызванного попаданием энергичной частицы космического происхождения, или вторичных частиц, генерируемых первичными частицами в материалах КА. Главную опасность при толщине защиты КА $< 5 \text{ г/см}^2$ представляют потоки энергичных протонов и ионов от мощных солнечных вспышек, а также протонов радиационных поясов.

В то же время существует технология коррекции ошибок (ECC, error checking and correction), позволяющая обнаруживать и исправлять ошибки в 1 или более битах в блоке памяти, за счет хранения для каждого блока данных добавочных «контрольных» битов. Технология достаточно стандартная для наземных устройств: для оперативной памяти (ОЗУ) применяется в серверах и промышленных компьютерах; для постоянной памяти (ПЗУ) на жестких или оптических дисках или NAND-флеш-памяти — во всех пользовательских устройствах. Также эта технология используется и в космосе.

При использовании коррекции ошибок на КА в качестве характеристики стойкости памяти к сбоям следует рассматривать не частоту сбоев как таковых, а вероятность сбоя, который не сможет быть исправлен или обнаружен за счет использования ECC, т. е. появления $> 1, 2$ и т. д. ошибок хотя бы в одном блоке памяти за заданное время.

В настоящей работе рассчитаны формулы для этой вероятности, а также значения вероятности «неисправляемых» сбоев для конкретных условий полета КА для некоторых микросхем ОЗУ.

1. Одиночные сбои в микросхемах от энергичных частиц

Одиночный сбой в микросхеме происходит в результате прохождения тяжелой заряженной частицы (ТЗЧ; ионы с зарядовым числом $z \geq 2$) через чувствительный объем одного из элементов микросхемы. При этом часть энергии частицы расходуется на ионизацию кремния. Импульс тока, вызванный рекомбинацией индуцированных ионом дырок и электронов, при превышении некоторой критической величины может привести к изменению логического состояния элемента памяти: 1 меняется на 0 или наоборот («мягкая ошибка»; жесткие ошибки, происходящие значительно реже, в этой работе не рассматриваются).

Протоны и нейтроны имеют значительно более низкое энерговыделение. Однако при пролете высокоэнергичного протона/нейтрона в результате ядерных взаимодействий с веществом микросхемы могут генерироваться вторичные ТЗЧ, которые в свою очередь могут приводить к одиночным сбоям.

Характеристикой чувствительности микросхемы к одиночным сбоям от ТЗЧ и протонов/нейтронов является «сечение сбоев»:

$$\sigma_{\text{ион}}(L, \theta, \phi) = \frac{\nu_{\text{ион}}}{F(L) \cdot \cos \theta},$$

$$\sigma_p(E, \theta, \phi) = \frac{\nu_p}{F(E) \cdot \cos \theta}.$$

Здесь ν — число инверсий ячеек памяти в единицу времени [с^{-1}], E — энергия протонов, L — линейная передача энергии (ЛПЭ) ТЗЧ, F — поток частиц [$\text{см}^{-2} \cdot \text{с}^{-1}$], θ, ϕ — зенитный и азимутальный углы между направлением потока и поверхностью микросхемы.

Сечение сбоев для конкретной микросхемы определяется экспериментально в ходе наземных испытаний на ускорителях частиц, на каждом этапе которых микросхема подвергается облучению моно-

энергетическим и мононаправленным пучком частиц заданного сорта. В качестве примера на рис. 1 показано сечение сбоев от ТЗЧ для микросхемы ОЗУ SDRAM (synchronous dynamic random access memory — синхронная динамическая память с произвольным доступом) Micron MT48LC16M8A2 объемом 128 Мбит, полученное по результатам испытаний в разных лабораториях [1, 2].

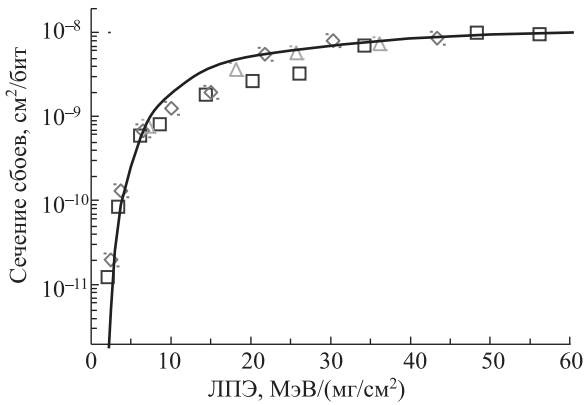


Рис. 1. Экспериментальное сечение сбоев от ТЗЧ (точки) для микросхемы SDRAM Micron MT48LC16M8A2 128 Мбит и его аппроксимация двухпараметрической функцией

Для использования таких экспериментальных данных в модельных расчетах применяют аналитические аппроксимации. Как правило, для этих целей используется 4-параметрическая функция Вейбулла [3]

$$\sigma(L) = \sigma_{\text{sat}} \cdot \left(1 - \exp \left(- \left(\frac{L - L_0}{W} \right)^q \right) \right).$$

Для наших расчетов использовалась более простая функция, предложенная в [4]:

$$\sigma(L) = \sigma_{\text{sat}} \exp \left(- \frac{10L_0}{L} \right),$$

которая имеет только два параметра: «сечение насыщения» $\sigma_{\text{sat}} = \sigma(L \rightarrow \infty)$ и «пороговое» значение ЛПЭ L_0 . Аппроксимация экспериментально полученного сечения сбоев для микросхемы SDRAM Micron MT48LC16M8A2 такой функцией также показана на рис. 1.

Модельные расчеты числа инверсий ячеек в памяти на борту КА за заданное время полета при воздействии всенаправленных потоков ТЗЧ и протонов проводятся по формуле

$$\nu(t) = \int_t^\infty \int_{\Omega_{\min}}^\infty \int_{L_{\min}}^\infty \sigma_{\text{ion}}(L, \Omega) \cdot f(L, \Omega, t) dL d\Omega dt + \\ + \int_t^\infty \int_{\Omega_{\min}}^\infty \int_{E_{\min}}^\infty \sigma_p(E, \Omega) \cdot F(E, \Omega, t) dE d\Omega dt,$$

где $f(L)$ — дифференциальный ЛПЭ-спектр ТЗЧ и $F(E)$ — дифференциальный энергетический спектр протонов за защитой КА, Ω — простран-

ственный угол между направлением потока и поверхностью микросхемы. При этом спектры ТЗЧ и протонов за защитой рассчитываются для заданной орбиты КА при помощи существующих моделей потоков энергичных частиц в космическом пространстве и их прохождения через материал защиты. Результаты таких расчетов и их сравнение с реально зафиксированной частотой одиночных сбоев на КА приводятся, например, в работах [5–7].

2. Механизмы коррекции ошибок в памяти

Компьютерная память разделена на большое число «блоков» определенного размера. В настоящее время типичный размер «блока» для ОЗУ составляет 64 бит, для ПЗУ на жестких и оптических дисках или флеш-памяти ≥ 2048 –4096 бит. Общая идея обнаружения и коррекции ошибок в памяти заключается в хранении для каждого блока данных дополнительной «контрольной» информации. При записи блока в контрольные биты записываются значения, вычисляемые как некоторая функция от данных. При последующем чтении блока эти значения вычисляются заново и сравниваются с сохраненными ранее. Ниже дано краткое описание наиболее простых методов обнаружения и коррекции ошибок.

Простейший метод, позволяющий обнаружить (но не исправить) ошибку в 1 бите в блоке памяти, состоит в добавлении к блоку одного контрольного бита («бит четности»), в который записывается сумма по модулю 2 значений всех битов данных (табл. 1, а). При чтении контрольная сумма вычисляется заново и сравнивается с сохраненным значением. Если с момента последней записи ошибки в данных или контрольном бите не возникли, вычисленное и сохраненное значения совпадут; в случае появления ошибки в 1 бите — будут различаться. Ошибку в 2 битах этот метод не обнаруживает.

Но как можно использовать информацию о наличии ошибки в блоке памяти? Если ошибка произошла в процессорном кеше со сквозной записью, можно загрузить неповрежденную копию данных из ОЗУ. Но если ошибка произошла в ОЗУ, вариантов действий немного: перезагрузить компьютер или, возможно, перезапустить программу, в пространстве памяти которой произошла ошибка.

Метод Хэмминга [8] позволяет исправить ошибку в 1 бите в блоке памяти. В табл. 1, б этот метод проиллюстрирован на примере блока, содержащего 8 битов данных. К блоку добавляются несколько контрольных битов, в которые записываются значения разных контрольных сумм. Как видно из таблицы, разные биты данных входят в разные наборы контрольных сумм, соответствующие положению 1 в двоичной записи натуральных чисел, исключая степени двойки: 11, 101, 110 и т.д. Как следствие, для $n = 2^q$ битов данных ($q \geq 2$) требуется $k = q + 1$ контрольных битов (более общая формула:

Таблица 1

Различные методы обнаружения и коррекции ошибок

а. «Бит четности»: обнаружение 1 ошибки

d_1	d_2	...	d_n	c
-------	-------	-----	-------	-----

$$c = d_1 \oplus d_2 \oplus \dots \oplus d_n$$

б. Код Хэмминга: исправление 1 ошибки

d_1	d_2	d_3	d_4	d_5	d_6	d_7	d_8	c_1	c_2	c_3	c_4
-------	-------	-------	-------	-------	-------	-------	-------	-------	-------	-------	-------

Биты, входящие в контрольные суммы

	d_1	d_2	d_3	d_4	d_5	d_6	d_7	d_8
c_4	0	0	0	0	1	1	1	1
c_3	0	1	1	1	0	0	0	1
c_2	1	0	1	1	0	1	1	0
c_1	1	1	0	1	1	0	1	0

Биты, входящие в проверочные значения

	d_1	d_2	d_3	d_4	d_5	d_6	d_7	d_8	c_1	c_2	c_3	c_4
p_4	0	0	0	0	1	1	1	1	0	0	0	1
p_3	0	1	1	1	0	0	0	1	0	0	1	0
p_2	1	0	1	1	0	1	1	0	0	1	0	0
p_1	1	1	0	1	1	0	1	0	1	0	0	0

Определение номера i ошибочного бита

p_4	p_3	p_2	p_1	i	p_4	p_3	p_2	p_1	i
0	0	0	0	—	0	0	1	1	d_1
0	0	0	1	c_1	0	1	0	1	d_2
0	0	1	0	c_2	0	1	1	0	d_3
0	1	0	0	c_3	0	1	1	1	d_4
1	0	0	0	c_4	1	0	0	1	d_5
					1	0	1	0	d_6
					1	0	1	1	d_7
					1	1	0	0	d_8

в. Код Хэмминга + обнаружение 2 ошибок

d_1	d_2	...	d_n	c_1	...	c_k	c^*
-------	-------	-----	-------	-------	-----	-------	-------

$$c^* = d_1 \oplus d_2 \oplus \dots \oplus d_n \oplus c_1 \oplus \dots \oplus c_k$$

$$p^* = d_1 \oplus d_2 \oplus \dots \oplus d_n \oplus c_1 \oplus \dots \oplus c_k \oplus c^*$$

Определение ошибочных битов

p^*	p_1	p_2	...	p_k	Число ошибок
0	0				0
0	1				2
1	0				1, в бите c^*
1	1				1, в бите d_i или c_i ; i находится, как выше

$2^k - k - 1 \geq n$). При чтении несовпадение рассчитанных заново и сохраненных значений набора контрольных сумм указывает на ошибку в одном соответствующем бите данных; несовпадение значений только одной контрольной суммы — на ошибку контрольном бите. Значение найденного ошибочного бита будет изменено и заново записано в память, без нарушения работы системы.

Вариант кода Хэмминга, проиллюстрированный в табл. 1, в, позволяет исправить ошибку в 1 бите и обнаружить ошибки в 2 битах в блоке памяти (SEC-DED, single-error correction, double-error detection). Для этого к битам данных и описанным выше контрольным битам добавляется еще один контрольный бит, в который записывается сумма по модулю 2 всех остальных битов. Таким образом, для $n = 2^q$ битов данных ($q \geq 2$) требуется $k = q + 2$ контрольных битов. Например, для блока, содержащего 8 битов данных, нужно 5 контрольных битов, для 64 битов данных — 8 контрольных битов.

Последний метод является наиболее распространенным для обнаружения и коррекции ошибок в ОЗУ в наземных серверах и промышленных компьютерах. При этом вычисления производятся аппаратно контроллером памяти; снижение быстродействия памяти при использовании SEC-DED не превышает нескольких процентов. Также при этом может использоваться периодическое фоновое «сканирование», т.е. чтение всей памяти, в ходе которого одиночные ошибки во всех блоках памяти исправляются.

Также для обнаружения и коррекции ошибок применяются более сложные коды Боуза-Чоудхури-Хоквингема (BCH) [9, 10] и Рида-Соломона (RS) [11], позволяющие исправлять ошибки в нескольких битах или нескольких «словах» длиной несколько битов, соответственно, в блоке памяти. Например, современные контроллеры ПЗУ на NAND-флеш-памяти, в которых реализован код BCH, могут исправлять 4–8 ошибочных битов в «защищаемом» блоке памяти, содержащем 4096 битов данных. Надо отметить, что коды BCH и RS требуют больше контрольных битов и вычислительных ресурсов.

Для физической реализации коррекции ошибок в статической и динамической оперативной памяти для хранения контрольных битов используются дополнительные микросхемы, тогда как, например, в NAND-флеш-памяти дополнительные биты хранятся в самой микросхеме в каждом физическом блоке.

Для примера в верхней части рис. 2 схематически показаны коммерческие модули памяти SDRAM, использующие микросхемы памяти разрядностью 8 бит, с поддержкой и без поддержки ECC (SEC-DED). Как видим, модуль с поддержкой ECC отличается наличием добавочной 9-й микросхемы. При этом 64 бита данных каждого блока памяти распределяются между 8 микросхемам, а 8 контрольных битов хранятся в 9-й микросхеме.

В нижней части рис. 2 схематически показан одноплатный компьютер RAD750-3U производства BAE Systems, предназначенный для применения на космических аппаратах, основанный на радиационно-стойком процессоре RAD750 архитектуры PowerPC 750 [12]. Компьютер имеет 128 Мбайт SDRAM

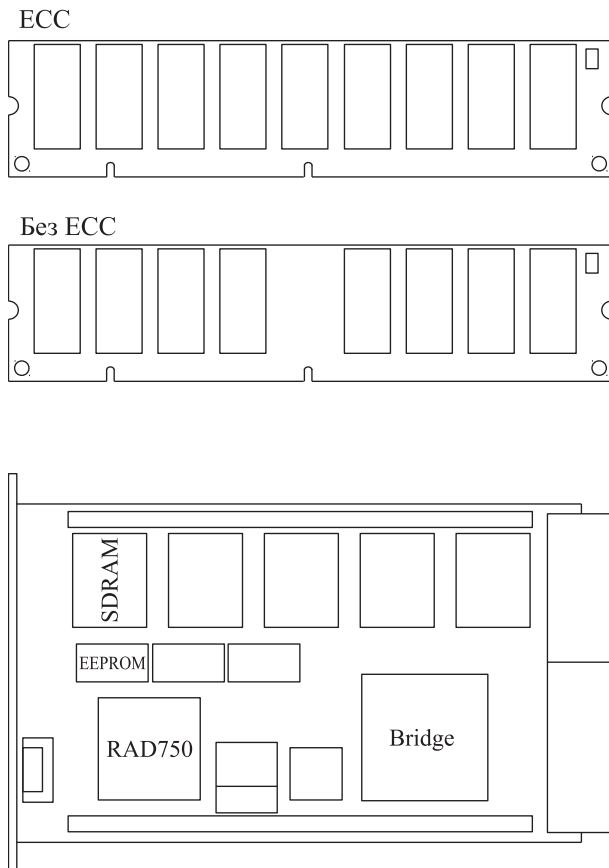


Рис. 2. Вверху — коммерческие модули памяти SDRAM с поддержкой и без поддержки ECC. Внизу — компьютер BAE RAD750-3U для космических применений с поддержкой ECC

ОЗУ с поддержкой ECC (5 микросхем, точнее, «сборок» из 4 микросхем разрядностью 4 бит) и 256 КБ ПЗУ EEPROM (electrically erasable programmable read-only memory) с поддержкой ECC для хранения кода начальной загрузки (3 микросхемы разрядностью 8 бит). Компьютеры серии BAE RAD750 представлены в 2001 г., впервые применены на КА «Deep Impact», запущенном в 2005 г. для изучения кометы Темпеля 1, также используются на Mars Reconnaissance Orbiter (2005), Lunar Reconnaissance Orbiter (2009), марсоходе Curiosity (2011), миссии Juno к Юпитеру (2011) и др.

ОЗУ данного компьютера поддерживает два разных алгоритма коррекции ошибок: SEC-DED, и более сложный SNC-DND (single-nibble error correction, double-nibble error detection), использующий код Рида-Соломона и способный исправлять ошибку в 1 и обнаруживать ошибки в 2 «словах» длиной 4 бит в блоке памяти. Для этого для 64 бит блока данных требуется хранить 14 контрольных битов. Алгоритм позволяет исправлять многобитовые одиночные сбои и сохранять работоспособность при выходе из строя одной микросхемы памяти. При использовании микросхем разрядностью 8 бит аналогичный код Рида-Соломона, способный исправлять ошибку в 1 и обнаруживать в 2 словах длиной 8 бит,

потребуется для 64-битного блока данных хранить 24 контрольных бита [13].

3. Вероятность > 1 ошибки хотя бы в одном блоке памяти

Пусть память состоит из m блоков, в которых имеется x ошибок (можно считать, что $1 \ll x \ll m$). Считаем, что ошибки независимы и имеют равномерное распределение, т.е. каждая следующая ошибка может с равной вероятностью попасть в любой из блоков памяти.

Рассчитаем вероятность наличия > 1 ошибки хотя бы в одном блоке памяти. Для этого из общего числа вариантов распределения ошибок вычтем число таких, при которых в любом блоке может быть ≤ 1 ошибки. Число таких вариантов

$$N_m^x (\leq 1) = A_m^x = m \cdot (m-1) \cdots (m-x+1),$$

A_m^x — «число размещений из m по x ». Тогда вероятность наличия > 1 ошибки хотя бы в одном блоке памяти равна $P(> 1) = 1 - N_m^x (\leq 1) / m^x$:

$$P_m^x (> 1) = 1 - \frac{A_m^x}{m^x}. \quad (1)$$

Можно найти более простую аппроксимацию этой формулы:

$$P_m^x (> 1) = 1 - \left(1 - \frac{1}{m}\right) \cdot \left(1 - \frac{2}{m}\right) \cdots \left(1 - \frac{x-1}{m}\right) \approx \\ \approx 1 - e^{-1/m} \cdot e^{-2/m} \cdots e^{-(x-1)/m} = 1 - e^{-x \cdot (x-1) / (2m)},$$

или окончательно

$$P_m^x (> 1) \approx 1 - \exp\left(-\frac{x^2}{2m}\right). \quad (1a)$$

Эти формулы известны в литературе как «проблема дней рождения» («Birthday problem»): вероятность совпадения дней рождения хотя бы у 2 людей в группе [14].

Рассчитаем теперь вероятность наличия > 2 ошибок хотя бы в одном блоке памяти. Для этого из общего числа вариантов распределения ошибок вычтем число таких, при которых в любом блоке может быть ≤ 2 ошибок. А именно в $j = 0, 1, 2, \dots, \lfloor x/2 \rfloor$ различных блоках имеется ровно по 2 ошибки, а в остальных — ≤ 1 .

Можно показать, что число вариантов размещения j различных пар из x ошибок в m блоках для конкретного значения j равно

$$S_m^x (2, j) = A_m^j \frac{C_x^2 \cdot C_{x-2}^2 \cdots C_{x-2(j-1)}^2}{j!} = \frac{A_m^j \cdot A_x^{2j}}{2^j j!},$$

где $C_x^y = x \cdot (x-1) \cdots (x-y+1) / y!$ — «число сочетаний из x по y ». Тогда число вариантов распределения ошибок в памяти, при которых в любом блоке может быть ≤ 2 ошибок, равно

$$N_m^x (\leq 2) = \sum_{j=0}^{\lfloor x/2 \rfloor} \frac{A_m^j \cdot A_x^{2j}}{2^j j!} N_{m-j}^{x-2j} (\leq 1) = \sum_{j=0}^{\lfloor x/2 \rfloor} \frac{A_m^{x-j} \cdot A_x^{2j}}{2^j j!}$$

и окончательно вероятность наличия > 2 ошибок хотя бы в одном блоке памяти равна $P(> 2) = 1 - N(\leq 2)/m^x$:

$$P_m^x(> 2) = 1 - \frac{1}{m^x} \sum_{j=0}^{\lfloor x/2 \rfloor} \frac{A_m^{x-j} \cdot A_x^{2j}}{2^j j!}. \quad (2)$$

Для этой вероятности можно также найти более простую аппроксимацию. Число всевозможных троек из x ошибок равно $C_x^3 = x \cdot (x-1)(x-2)/3! \approx x^3/3!$. Вероятность, что в данной тройке все 3 ошибки оказались в одном блоке, т.е. 2-я и 3-я ошибки попали в тот же блок, что и 1-я, равна $1/m^2$. Следовательно, вероятность, что в данной тройке не все ошибки попали в один блок, равна $1 - 1/m^2$. Тогда вероятность того, что никакая тройка ошибок не попала целиком в 1 блок, равна

$$P_m^x(\leq 2) \approx \left(1 - \frac{1}{m^2}\right)^{x^3/3!} \approx \exp\left(-\frac{x^3}{3!m^2}\right).$$

Окончательно можно записать

$$P_m^x(> 2) \approx 1 - \exp\left(-\frac{x^3}{3!m^2}\right). \quad (2a)$$

Произведение вероятностей выше является не совсем корректным, так как не все тройки ошибок независимы. Тем не менее численное сравнение «точной» формулы и ее аппроксимации дает очень хорошее соответствие.

Аналогичным образом получаются формулы вероятности наличия > 3 ошибок хотя бы в одном блоке памяти:

$$P_m^x(> 3) = 1 - \frac{1}{m^x} \sum_{j=0}^{\lfloor x/3 \rfloor} \frac{A_m^j \cdot A_x^{3j}}{(3!)^j j!} N_{m-j}^{x-3j}(\leq 2), \quad (3)$$

$$P_m^x(> 3) \approx 1 - \exp\left(-\frac{x^4}{4!m^3}\right). \quad (3a)$$

На рис. 3 показана зависимость вероятности наличия > 1 , > 2 и > 3 ошибок хотя бы в одном блоке памяти от числа ошибок для числа блоков памяти $m = 2^{24}$.

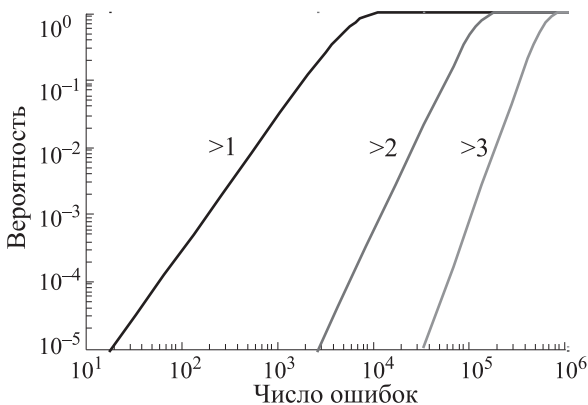


Рис. 3. Зависимость вероятности наличия > 1 , > 2 и > 3 ошибок хотя бы в одном блоке памяти от числа ошибок для количества блоков памяти $m = 2^{24}$

Если коррекция ошибок типа SEC-DED применяется с фоновым сканированием памяти с периодом t_{scan} , то в ходе сканирования все одиночные ошибки исправляются, а двойные ошибки в ОЗУ вызывают перезагрузку компьютера или перезапуск программ, т.е. также перезапись памяти. В этом случае вероятность появления > 1 и > 2 ошибок хотя бы в одном блоке памяти за все рассматриваемое время t равна вероятности появления таких ошибок хотя бы в одном интервале времени между 2 последовательными сканированиями памяти. Если при этом накопление ошибок происходит приблизительно равномерно, т.е. $x(t) \approx x(t_{scan}) \cdot t/t_{scan}$, то вероятность появления > 1 и > 2 ошибок хотя бы в одном блоке памяти за время t равна $P(t) \approx 1 - (1 - P(t_{scan}))^{t/t_{scan}}$, или

$$P_m^x(> 1, t) \approx 1 - \exp\left(-\frac{x(t)^2 \cdot t_{scan}/t}{2m}\right),$$

$$P_m^x(> 2, t) \approx 1 - \exp\left(-\frac{x(t)^3 \cdot (t_{scan}/t)^2}{3!m^2}\right).$$

4. Расчет вероятности неисправляемых ошибок в оперативной памяти от космических частиц

Выполнен расчет вероятности появления > 1 и > 2 ошибок хотя бы в одном блоке памяти на борту КА на орбите Земли от ТЗЧ и протонов за время мощной солнечной вспышки и от протонов радиационных поясов Земли для разных значений толщины защиты.

Энергетические спектры суммарных потоков (флюенсов) протонов и ТЗЧ за время солнечной вспышки рассчитаны по модели Р.А. Ныммика [15]; вероятность, с которой рассчитанные флюенсы могут быть превышены, бралась равной 0.01. Из рис. 4, а видно, что расчетные значения флюенсов протонов близки к измеренным на КА GOES-6 за время солнечного протонного события 19–22 октября 1989 г. (первого, наиболее значительного из 3 возрастаний потоков подряд), одного из наиболее мощных с начала спутниковых измерений. События такой величины происходят не чаще нескольких раз за 11-летний цикл солнечной активности. Основная доля флюенса во время таких событий накапливается в течение $\approx 1-2$ суток. При расчете вероятности появления неисправляемых ошибок принималось, что весь флюенс накапливается приблизительно равномерно в течение 1 суток. Геомагнитное обрезание не учитывалось; но для низких орбит с низким и средним наклоном оно очень значительно.

Потоки протонов радиационных поясов Земли, также показанные на рис. 4, а, рассчитаны по модели AP8 [16] для орбиты высотой 1400 км и наклоном 52° , на которой расположены коммуникационные спутники Globalstar (на орбите с той же высотой, но бóльшим наклоном 82.5° также находится группировка российских коммуникационных спутников «Гонец»). Эта орбита частично проходит

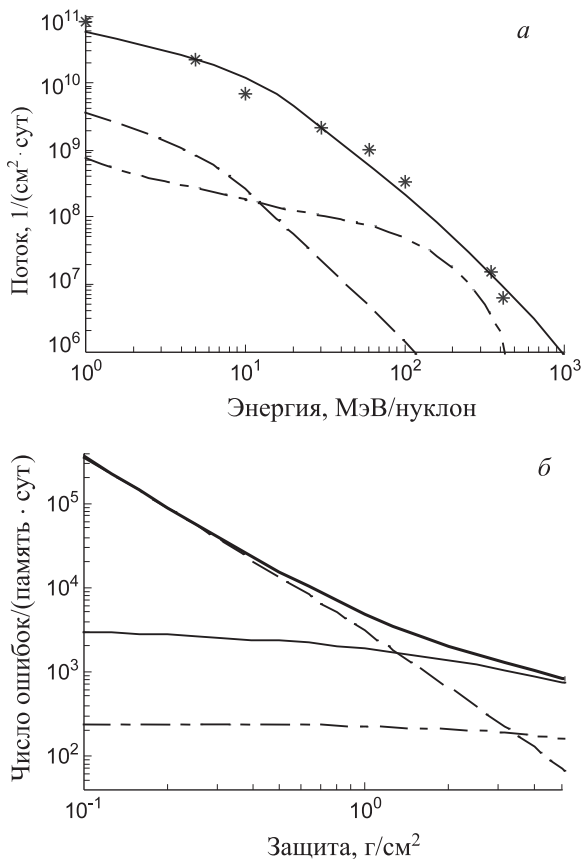


Рис. 4. а — Интегральные потоки, б — число ошибок в памяти от протонов (сплошная линия), ТЗЧ (пунктирная) и суммарное (жирная) от мощной солнечной вспышки и от протонов радиационных поясов (штрихпунктирная). Точками показаны флюенсы протонов в солнечном событии 19–22 октября 1989 г. по измерениям GOES-6

вблизи максимума пояса протонов с энергиями больше нескольких десятков МэВ.

Расчет энергетических и ЛПЭ-спектров частиц за защитой и числа сбоях проведен с помощью программы COSRAD [7], разработанной в НИИЯФ МГУ. Она, в частности, использует описанную выше двухпараметрическую аппроксимацию зависимости сечения сбоя. Бралась сферическая конфигурация защиты.

Расчет выполнен для оперативной памяти объемом 128 Мбайт и разрядностью 64+8 бит, составленной, как на рис. 2, из 8+1 микросхем SDRAM объемом 128 Мбит (16 Мбайт) и разрядностью 8 бит с коррекцией ошибок типа SEC–DED: исправление одиночных и обнаружение двойных ошибок в блоке памяти. Количество блоков $m = 2^{24} = 16\,777\,216$. Параметры чувствительности микросхем к одиночным сбоям от ТЗЧ взяты соответствующими рассмотренным выше коммерческим микросхемам SDRAM Micron MT48LC16M8A2, произведенным по достаточно давно освоенному 0.21 мкм технологическому процессу: сечение насыщения $\sigma_{\text{ion, sat}} = 1.5 \cdot 10^{-8} \text{ см}^2/\text{бит} = 2 \text{ см}^2/\text{микросхему}$, пороговая ЛПЭ $L_0 = 2 \text{ МэВ}/(\text{мг}/\text{см}^2)$. Для сравнения в работах [17, 18] при тестировании

других коммерческих микросхем SDRAM производства Samsung, IBM и Hitachi объемом 128 и 256 Мбит, произведенных по технологическим нормам 0.20 и 0.16 мкм, получены значения $\sigma_{\text{ion, sat}}$ в диапазоне $\approx 3 \cdot 10^{-9} - 3 \cdot 10^{-8} \text{ см}^2/\text{бит}$. Сечение одиночных сбоях от протонов бралось близкое к худшему для указанных микросхем: $\sigma_{p, \text{sat}} \approx 5 \cdot 10^{-7} \text{ см}^2/\text{микросхему}$, $E_0 \approx 10 \text{ МэВ}$.

Рассчитанное число ошибок во всей памяти за 1 сутки показано на рис. 4, б. Как видно из графика, за время мощной солнечной вспышки защитами толщиной 0.5–2 $\text{г}/\text{см}^2$ Al число ошибок во всей памяти достигает нескольких тысяч. За защитами $< 1 \text{ г}/\text{см}^2$ основным источником одиночных сбоях являются ТЗЧ солнечных космических лучей, за защитами $> 1.5 \text{ г}/\text{см}^2$ — солнечные протоны. Частота одиночных сбоях от протонов радиационных поясов на орбите высотой 1400 км на порядок меньше; но, в отличие от солнечных космических лучей, их потоки присутствуют постоянно.

Стоит отметить, что во время тестирования микросхем на чувствительность к сбоях их корпус удаляется. На борту КА микросхемы, естественно, работают в корпусах. При расчетах ниже учитывалось наличие дополнительной защиты в виде корпуса микросхемы: для SDRAM $\approx 0.25 - 0.5 \text{ мм}$ эпоксидного материала с верхней и нижней сторон кристалла.

При расчете учитывалось периодическое фоновое сканирование памяти. Для памяти SDRAM с частотой 100 МГц и разрядностью 64 бит пиковая пропускная способность составляет $\approx 750 \text{ Мбайт}/\text{с}$, средняя $\approx 200 \text{ Мбайт}/\text{с}$. Поэтому сканирование с периодом в несколько десятков минут не окажет сколь-нибудь заметного влияния на быстродействие. Например, в компьютерах BAЕ RAD750-3U на борту КА «Deep Impact» использовалось фоновое сканирование с периодом $t_{\text{scan}} = 20 \text{ мин}$ [19]. В настоящих расчетах бралось значение периода $t_{\text{scan}} = 2 \text{ ч}$.

Рассчитанные значения вероятности появления > 1 и > 2 ошибок хотя бы в одном блоке памяти за время мощной солнечной вспышки и за 1 месяц от протонов радиационных поясов Земли на орбите высотой 1400 км и наклоном 52° для разных значений толщины защиты КА приведены в табл. 2.

Как видно из табл. 2, для памяти с рассмотренными параметрами на борту КА за защитой, эквивалентной нескольким мм Al, за время мощной солнечной вспышки и при полете в радиационных поясах Земли, несмотря на большое число ошибок, вероятность появления более чем одно- или двукратной ошибки хотя бы в одном блоке памяти, которая не сможет быть исправлена или обнаружена механизмом коррекции ошибок SEC–DED, достаточно мала.

При расчетах выше полагалось, что все ошибки независимы. Но при многобитовых одиночных сбоях, которые могут вызываться ТЗЧ с ЛПЭ

Таблица 2

Частота одиночных ошибок и вероятность наличия > 1 и > 2 ошибок хотя бы в одном блоке памяти за время мощной солнечной вспышки, и за 1 месяц от протонов радиационных поясов

Защита КА		Ошибок в сутки	P(> 1)	P(> 2)
г/см ²	мм Al			
Мощная солнечная вспышка, 1 сутки				
0.54	2	10 000	0.2	4 · 10 ⁻⁶
1	3.7	4500	0.05	4 · 10 ⁻⁷
1.5	5.5	3000	0.02	1 · 10 ⁻⁷
Протоны радиационных поясов, 1 месяц				
< 2	< 7.4	250	0.005	2 · 10 ⁻⁹

свыше ≈ 10 МэВ/(мг/см²), ошибки могут возникнуть в нескольких соседних битах в одной строке микросхемы памяти, следовательно, в одном блоке памяти. Такие ошибки не могут быть исправлены или обнаружены простым кодом Хэмминга типа SEC-DED. Для исправления таких ошибок в ОЗУ существует несколько решений: 1) чередование битов, при котором соседние биты в строке памяти принадлежат к разным блокам, как в технологии IBM Chipkill; 2) использование кода Рида-Соломона, позволяющего исправлять ошибку в 1 слове и обнаруживать ошибки в 2 словах длиной 4 или 8 бит при использовании микросхем ОЗУ разрядностью 4 или 8 бит, равной разрядности используемых микросхем ОЗУ, аналогичного применяемому в компьютерах BAE RAD750 или Maxwell SCS750. При этом вероятности появления ошибок в > 1 и > 2 битах или словах хотя бы в одном блоке памяти будут равны или меньше значений, рассчитанных выше.

В настоящей работе не рассматривались одиночные отказы функционирования (SEFI, single event functional interrupt), тиристорный эффект (SEL, single event latch-up), накопленная доза и другие радиационные эффекты.

Заключение

Проанализирована проблема опасности одиночных сбоев от космических частиц для компьютерной памяти с коррекции ошибок на борту космических аппаратов. Приведены формулы вероятности возникновения > 1, 2 и т.д. ошибок хотя бы в одном блоке памяти. Выполнено моделирование опасности одиночных сбоев в оперативной памяти с коррекцией ошибок на борту КА за время достаточно мощной солнечной вспышки и при полете в радиационных поясах Земли. Показано, что за защитой, эквивалентной нескольким миллиметрам алюминия, технология коррекции ошибок может обеспечить существенный уровень защиты от одиночных сбоев

в ОЗУ даже при использовании коммерческих микросхем памяти SDRAM.

Автор благодарит Н.В. Кузнецова и других коллег из НИИЯФ МГУ за полезное обсуждение и идеи.

Статья подготовлена по результатам прикладных научных исследований (уникальный идентификатор № RFMEFI60414X0127) при финансовой поддержке Минобрнауки РФ.

Список литературы

1. Harboe-Sorensen R. An overview of radiation single event effects testing of advanced memory components // Proc. of the European Space Components Conference ESCCON. Toulouse, France, 24–27 September, 2002. P. 239.
2. Harboe-Sorensen R., Guerre F.-X., Loquet J.-G., Tizon C. // IEEE Trans. Nucl. Sci. 2003. **50**, N 6. P. 2322.
3. Petersen E. // IEEE Trans. Nucl. Sci. 1996. **43**, N 6. P. 2805.
4. Кузнецов Н.В. // Вопросы атомной науки и техники. Сер. Физика радиационного воздействия на радиоэлектронную аппаратуру. 2001. № 1–2. С. 9.
5. Adams J.H. Jr., Beliaev A.A., Kuznetsov N.V. et al. // Radiat. Measur. 1996. **26**, N 3. P. 509.
6. Bashkirov V.F., Kuznetsov N.V., Nymmik R.A. // Radiat. Measur. 1999. **30**, N 3. P. 427.
7. Кузнецов Н.В., Малышкин Ю.М., Николаева Н.И. и др. // Вопросы атомной науки и техники. Сер. Физика радиационного воздействия на радиоэлектронную аппаратуру. 2011. № 2. С. 72.
8. Hamming R. W. // Bell System Techn. J. 1950. **29**, N 2. P. 147.
9. Hocquenghem A. // Chiffres. 1959. **2**. P. 147.
10. Bose R.C., Ray-Chaudhuri D.K. // Information and Control. 1960. **3**, N 1. P. 68.
11. Reed I. S., Solomon G. // J. Soc. for Indust. and Appl. Math. 1960. **8**, N 2. P. 300.
12. Berger R., Artz D., Kapcio P. RAD750 Radiation Hardened PowerPC Microprocessor // Lockheed Martin Space Electronics & Communications. 2000.
13. Chen C. L., Hsiao M. Y. // IBM J. of Research and Development. 1984. **2**, N 2. P. 124.
14. Von Mises R. // Revue de la Faculté des Sciences de L'Université d'Istanbul. 1939. **4**. P. 145. (Reprinted in: Selected Papers of Richard von Mises. V. 2 / Eds. P. Frank et al. Providence, RI: American Mathematical Society, 1964, P. 313.)
15. Ныммик Р.А. // Космич. исслед. 1993. **31**, № 6. С. 51.
16. Sawyer D.M., Vette J.I. AP-8 trapped proton environment for solar maximum and solar minimum // NSSDC/WDC-A-R&S. 76-06. 1979.
17. Koga R., Crain S.H., Yu P., Crawford K.B. // Proc. IEEE Radiation Effects Data Workshop. Vancouver, Canada, 16–20 July 2001. P. 182.
18. Layton P., Williamson G., Logden L. SEE Radiation Test Report. Doc. No. 1003857. San Diego, CA, USA: Maxwell Technologies, 2003.
19. Clark D. RAD750 on Deep Impact // RAD750 Flight Computer Industry Wide Workshop. Pasadena, CA, USA, June 7–8, 2005.

Modeling of the risk of single event upsets from cosmic particles for memory with error correction**M. V. Podzolkо**

*Skobeltsyn Institute of Nuclear Physics, Lomonosov Moscow State University. Moscow 119991, Russia.
E-mail: spacerad@mail.ru.*

In this study a risk of single event upsets from cosmic particles for computer memory with error correction onboard spacecraft is modeled. A brief description of existing mechanisms of the detection and correction of errors in memory is given. Formulas for calculating the probability of occurring of > 1 , 2 and so on errors in at least one memory block are presented. Values of the probability of uncorrectable errors for the concrete conditions of spacecraft flight are computed for certain microchips.

Keywords: single event upsets, memory microchips, error correction, ions, protons, solar flare, Earth's radiation belts.

PACS: 94.20.wq, 94.30.Xy, 02.50.Cw.

Received 23 June 2017.

English version: *Moscow University Physics Bulletin. 2017. 72, No. 6. Pp. 601–608.*

Сведения об авторе

Подзолко Михаил Владимирович — науч. сотрудник; тел.: (495) 939-52-33, e-mail: spacerad@mail.ru.